

JP9260568

Publication Title:

Packed semiconductor device with wrap around external leads

Abstract:

A semiconductor device with reduced thickness, improved heat radiation, and a stacked structure. Molded resin covers an IC chip wire and part of a die pad. The die pad is exposed from the molded resin. An external lead in the same plane as the exposed surface of the die pad extends to a side of the resin opposite the die pad and along the molded resin. This structure allows a reduction in thickness of the semiconductor device, the exposed die pad improves heat radiation, and the external lead on upper and lower surfaces of the resin allows the semiconductor devices to be stacked.

Data supplied from the esp@cenet database - <http://ep.espacenet.com>

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-260568

(43)公開日 平成9年(1997)10月3日

(51)Int.Cl.
H 01 L 23/50

識別記号

序内整理番号

F I
H 01 L 23/50

技術表示箇所
G
R
S

審査請求 未請求 請求項の数11 O L (全 8 頁)

(21)出願番号 特願平8-72414

(22)出願日 平成8年(1996)3月27日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 石井 秀基

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

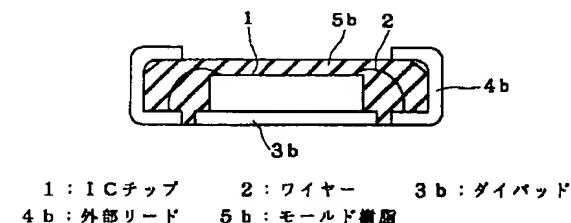
(74)代理人 弁理士 吉田 茂明 (外2名)

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】 半導体装置の薄型化の実現、放熱性の向上、多段化の実現が可能になる半導体装置及びその製造方法を得る。

【解決手段】 モールド樹脂5bはICチップ1、ワイヤー2、ダイパッド3bの一部を覆う。ダイパッド3bはモールド樹脂5bから露出している。外部リード4bはダイパッド3bの露出面と同一平面から、モールド樹脂5bに沿って、ダイパッド3bと反対側のモールド樹脂5bの表面側まで形成されている。従って、半導体装置の薄型化が実現でき、ダイパッド3bの露出により、放熱性を向上することができ、外部リード4bをモールド樹脂5bの上下に形成することで半導体装置の多段化が可能になる。



1 : ICチップ 2 : ワイヤー 3 b : ダイパッド
4 b : 外部リード 5 b : モールド樹脂

【特許請求の範囲】

【請求項1】 半導体集積回路チップと、前記半導体集積回路チップが一方主面上に設置される接続板と、前記半導体集積回路チップ、前記接続板の前記一方主面を覆う半導体装置のパッケージ本体と、を備え、前記接続板の他方主面は前記パッケージ本体から露出している半導体装置。

【請求項2】 前記半導体集積回路チップと電気的に接続され、前記接続板の前記他方主面と同一平面から、該他方主面と反対側の前記パッケージ本体の表面側まで形成された外部端子をさらに備えた請求項1記載の半導体装置。

【請求項3】 前記外部端子の前記パッケージ本体の表面側に形成されている部分と前記パッケージ本体の表面とは同一平面である請求項2記載の半導体装置。

【請求項4】 前記外部端子のうち、外部との接続部以外の部分を覆う保護材をさらに備えた請求項2記載の半導体装置。

【請求項5】 前記外部端子の外部との接続部に、前記外部端子と前記外部との接続するための接続部材をさらに備えた請求項2記載の半導体装置。

【請求項6】 前記外部端子は、外部との接続部に凸部を有する請求項2記載の半導体装置。

【請求項7】 前記外部端子は複数の外部端子からなり、それぞれの前記外部端子は、外部との接続部に凸部を有し、かつそれぞれの前記凸部は、スタッガードに配置されている請求項2記載の半導体装置。

【請求項8】 前記半導体集積回路チップと電気的に接続されていないダミー端子をさらに備えた請求項2記載の半導体装置。

【請求項9】 請求項2記載の半導体装置を複数重ね、それぞれの前記外部端子を電気的に接続した半導体装置。

【請求項10】 複数の請求項2記載の半導体装置を接続するためのフレームをさらに備えた請求項9記載の半導体装置。

【請求項11】 接続板と同一平面に外部端子を準備する工程と、半導体集積回路チップを前記接続板の表面に設置し電気的に接続する工程と、前記半導体集積回路チップと前記外部端子とを電気的に接続する工程と、前記接続板の表面側及びこれと同じ側の前記外部端子の一部を覆う半導体装置のパッケージ本体を形成する工程と、前記外部端子を前記パッケージ本体に沿って該パッケージ本体の表面側まで折り曲げる工程と、を備えた半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、ICパッケージで封止された半導体装置及びその製造方法に関し、特に薄型化の実現、放熱性の向上、多段化の実現が可能になる半導体装置及びその製造方法に関する。

【0002】

【従来の技術】図18は、従来の半導体装置のICパッケージの断面図である。図18において、1はIC(半導体集積回路)チップ、2はワイヤー、3aはダイパッド、4aはICチップ1とワイヤー2を介して電気的に接続され、基板等との外部接続を行う外部リード、5aはモールド樹脂である。

【0003】

【発明が解決しようとする課題】図18に示す従来の半導体装置では、以下のI~IIIの問題点がある。

【0004】I. 基板等との外部接続を行う外部リード4aがダイパッド3の位置に比べ下方に配置されているため、半導体装置の薄型化が困難である。

【0005】II. ダイパッド3がICパッケージ本体(モールド樹脂5a)内部に設けられているため放熱性に劣る。

【0006】III. 基板等との外部接続を行う外部リード4aが半導体装置の下方の一方向のみに配置されているために半導体装置の多段化が困難である。

【0007】本発明は、これらの問題点を解決するためになされたものであり、半導体装置の薄型化の実現、放熱性の向上、多段化の実現が可能になる半導体装置及びその製造方法を得ることを目的とする。

【0008】

【課題を解決するための手段】本発明の請求項1に係る課題解決手段は、半導体集積回路チップと、前記半導体集積回路チップが一方主面上に設置される接続板と、前記半導体集積回路チップ、前記接続板の前記一方主面を覆う半導体装置のパッケージ本体とを備え、前記接続板の他方主面は前記パッケージ本体から露出している。

【0009】本発明の請求項2に係る課題解決手段は、前記半導体集積回路チップと電気的に接続され、前記接続板の前記他方主面と同一平面から、該他方主面と反対側の前記パッケージ本体の表面側まで形成された外部端子をさらに備える。

【0010】本発明の請求項3に係る課題解決手段において、前記外部端子の前記パッケージ本体の表面側に形成されている部分と前記パッケージ本体の表面とは同一平面である。

【0011】本発明の請求項4に係る課題解決手段は、前記外部端子のうち、外部との接続部以外の部分を覆う保護材をさらに備える。

【0012】本発明の請求項5に係る課題解決手段は、前記外部端子の外部との接続部に、前記外部端子と前記

外部とを電気的に接続するための接続部材をさらに備える。

【0013】本発明の請求項6に係る課題解決手段において、前記外部端子は、外部との接続部に凸部を有する。

【0014】本発明の請求項7に係る課題解決手段において、前記外部端子は複数の外部端子からなり、それぞれの前記外部端子は、外部との接続部に凸部を有し、かつそれぞれの前記凸部は、スタッガーレイアラムに配置されている。

【0015】本発明の請求項8に係る課題解決手段は、前記半導体集積回路チップと電気的に接続されていないダミー端子をさらに備える。

【0016】本発明の請求項9に係る課題解決手段は、請求項2記載の半導体装置を複数重ね、それぞれの前記外部端子を電気的に接続する。

【0017】本発明の請求項10に係る課題解決手段は、複数の請求項2記載の半導体装置を接続するためのフレームをさらに備える。

【0018】本発明の請求項11に係る課題解決手段は、接続板と同一平面に外部端子を準備する工程と、半導体集積回路チップを前記接続板の表面に設置し電気的に接続する工程と、前記半導体集積回路チップと前記外部端子とを電気的に接続する工程と、前記接続板の表面側及びこれと同じ側の前記外部端子の一部を覆う半導体装置のパッケージ本体を形成する工程と、前記外部端子を前記パッケージ本体に沿って該パッケージ本体の表面側まで折り曲げる工程とを備える。

【0019】

【発明の実施の形態】

実施の形態1. 図1は本発明の実施の形態1による半導体装置の断面図である。同図において、1はIC(半導体集積回路)チップ、2はワイヤー、3bはICチップ1を搭載する接続板であるダイパッド、4bはICチップ1とワイヤー2を介して電気的に接続され、基板等との外部接続を行う外部リード(外部端子)、5bはICパッケージの本体であるモールド樹脂である。

【0020】次に本実施の形態における半導体装置の構成について説明する。ICチップ1はダイパッド3bに接続されている。モールド樹脂5bはICチップ1、ワイヤー2及びダイパッド3bを覆う。但し、ダイパッド3bの裏面(図下側)はモールド樹脂5bから露出している。外部リード4bはワイヤー2を介してICチップ1と電気的に接続され、ダイパッド3bとの同一平面から、モールド樹脂5bの側壁に沿って、ダイパッド3bと反対側のモールド樹脂5bの表面側(図上側)まで形成された形状である。また、外部の基板等(図示せず)との実装時において、外部リード4bはその外部の基板等に接続される。

【0021】次に図1に示す半導体装置の製造方法につ

いて説明する。まず図2を参照して、ダイパッド3bと同一平面上に外部リード4bを準備し、ICチップ1をダイパッド3bの表面(図上側)に接続する(ダイボンド)。次に図3を参照して、ICチップ1と外部リード4bとを電気的に接続するワイヤー2を形成する(ワイヤーボンド)。次に図4を参照して、ICチップ1及びワイヤー2を覆うように、ダイパッド3bの表面側及びダイパッド3bの表面側の外部リード4bの一部を覆うモールド樹脂5bを形成する(モールド形成)。次に図5を参照して、外部リード4bを必要な長さに切断する(リードカット)。次に、外部リード4bをモールド樹脂5bに沿って折り曲げて、ダイパッド3bの裏面から、その反対側のモールド樹脂5bの表面側に外部リード4bを存在させると(リードペンド)、図1に示した半導体装置が完成する。

【0022】この実施の形態の半導体装置によれば、①ダイパッド3bと、外部リード4bの外部の基板等に接続される接続部とを同一平面上に形成したことで半導体装置の薄型化が実現でき、②ダイパッド3bをモールド樹脂5bより露出することで放熱性を向上することができ、③外部リード4bをモールド樹脂5bに沿って半導体装置の上下(モールド樹脂5bの表面側、ダイパッド3bの露出面側)に形成することで半導体装置の多段化が可能であるという①～③の効果がある。

【0023】実施の形態2. 図6は本発明の実施の形態2による半導体装置の断面図である。図6において、5cはICパッケージの本体であるモールド樹脂、他の符号は図1中の符号に対応している。

【0024】次に本実施の形態における半導体装置の構成について説明する。外部リード4bのモールド樹脂5cの表面側(図上側)に形成された部分をモールド樹脂5cの表面と同一平面に構成する。その他の構成は実施の形態1の半導体装置の構成と同様である。図6の半導体装置のモールド樹脂5cの表面側には例えば後述の実施の形態8に示すように本発明の半導体装置がハンダ等の接続部材で接続される。

【0025】この実施の形態の半導体装置によれば、上記①～③に加え、外部リード4bのモールド樹脂5cの表面側に形成された部分をモールド樹脂5cの表面と同一平面としてリード曲がり(モールド樹脂5cの外側方向に外部リード4bが曲がること)を防止できかつハンダ等の接続部材を供給する際に通常のスクリーン印刷法が適用できる。

【0026】実施の形態3. 図7は本発明の実施の形態3による半導体装置の断面図である。図7において、6はダイパッド3bの露出面側の外部リード4bの外部の基板等(図示せず)との接続部以外の部分を覆う保護材であるモールド樹脂、他の符号は図1中の符号に対応している。

【0027】次に本実施の形態における半導体装置の構

成について説明する。外部リード4 bのうち、外部の基板等（図示せず）との接続部以外の部分をモールド樹脂6で覆う。その他の構成は実施の形態1の半導体装置の構成と同様である。特に図7に示す半導体装置では、外部リード4 bの外部の基板等との接続部以外の部分のうち、ダイパッド3 bの露出面側に存在する外部リード4 bとダイパッド3 bとの隙間をモールド樹脂6で覆った場合を示している。

【0028】この実施の形態の半導体装置によれば、上記①～③に加え、外部リード4 bの外部の基板等との接続部以外の部分をモールド樹脂6で覆ったことで、外部の基板等と外部リード4 bとの接続に用いるハンダ等の接続部材が、ダイパッド3 bと外部リード4 bとの隙間へ流れ込むことを防止することができる。

【0029】実施の形態4。図8は本発明の実施の形態3による半導体装置の断面図である。図8において、7はダイパッド3 bの露出面側の外部リード4 bの外部の基板等（図示せず）との接続部以外の部分を覆う保護材であるソルダーレジスト、その他の符号は図1中の符号に対応している。

【0030】次に本実施の形態における半導体装置の構成について説明する。外部リード4 bのうち、外部の基板等（図示せず）との接続部以外の部分をソルダーレジスト7で覆う。その他の構成は実施の形態1の半導体装置の構成と同様である。特に図8に示す半導体装置では、外部リード4 bの外部の基板等との接続部以外の部分のうち、ダイパッド3 bの露出面側に存在する外部リード4 bとダイパッド3 bとの隙間をソルダーレジスト7で覆った場合を示している。

【0031】この実施の形態の半導体装置によれば、上記①～③に加え、外部リード4 bの外部の基板等との接続部以外の部分をソルダーレジスト7で覆ったことで、外部の基板等と外部リード4 bとの接続に用いるハンダ等の接続部材が、ダイパッド3 bと外部リード4 bとの隙間へ流れ込むことを防止することができる。

【0032】実施の形態5。図9は本発明の実施の形態5による半導体装置の断面図である。図9において、8は外部の基板等（図示せず）との接続を行うための接続部材であるハンダボール、その他の符号は図1中の符号に対応している。

【0033】次に本実施の形態における半導体装置の構成について説明する。外部リード4 bの外部の基板等との接続部にハンダボール8を形成した構成である。その他の構成は実施の形態1の半導体装置の構成と同様である。特に図9に示す半導体装置のハンダボールは、外部リード4 bのダイパッド3 bの露出面側に形成されている。

【0034】この実施の形態の半導体装置によれば、上記①～③に加え、外部リード4 bに外部の基板等との接続を行うためのハンダボール8を形成したことで実装時

にハンダを供給することなく外部の基板等との接続が可能である。

【0035】実施の形態6。図10は本発明の実施の形態6による半導体装置の外部リード4 bの拡大図である。図10において、4 cは外部リード4 bの外部の基板等との接続部に設けられた凸部、その他の符号は図1中の符号に対応している。

【0036】次に本実施の形態における半導体装置の構成について説明する。外部リード4 bの外部との接続部は凸部4 cを有する構成である。その他の構成は実施の形態1の半導体装置の構成と同様である。特に図10に示す半導体装置の外部リード4 bは、モールド樹脂5 bの表面側（図上側）とダイパッド3 bの露出面側とにそれぞれの外部リード4 bの外部の基板等との接続部に凸部4 cを有する。

【0037】この実施の形態の半導体装置によれば、上記①～③に加え、④外部リード4 bは、外部との接続部に凸部4 cを有することで、実装時の半導体装置ずれを吸収できかつ実装時十分なハンダ接続性を得ることが可能である。

【0038】実施の形態7。図11は本発明の実施の形態7による半導体装置の外部リード4 bの拡大図である。図11において、4 dは外部リード4 bの外部の基板等との接続部に設けられた凸部、その他の符号は図1中の符号に対応している。

【0039】次に本実施の形態における半導体装置の構成について説明する。外部リード4 bの外部との接続部は凸部4 dを有し、かつ隣接する外部リード4 bの凸部4 dは互い違いに配置するスタッガーにした構成である。その他の構成は実施の形態1の半導体装置の構成と同様である。特に図11に示す半導体装置の外部リード4 bは、モールド樹脂5 bの表面側（図上側）とダイパッド3 bの露出面側とにそれぞれの外部リード4 bの外部の基板等との接続部にスタッガーに配置した凸部4 dを有する。

【0040】この実施の形態の半導体装置によれば、上記①～③、④に加え、隣接する外部リード4 bの凸部4 dをスタッガーに配置することで、一方の外部リード4 bの凸部4 dと他方の外部リード4 bとの距離が広くなり、ハンダ等の接続部材のブリッジを改善できる。

【0041】実施の形態8。図12は本発明の実施の形態8による半導体装置を示す断面図であり、図1の半導体装置を多段に積み重ねて基板に実装した場合を示している。図12において、9は多段に積み重ねた半導体装置同士を物理的、電気的に接続するためのハンダ、10は外部の基板、その他の符号は図1中の符号に対応している。

【0042】次に本実施の形態における半導体装置の構成について説明する。図12に示すように複数の図1の半導体装置を、それぞれの外部リード4 b同士をハンダ

9によって物理的、電気的に接続することで、半導体装置を上下に重ねて、多段化した構成である。なお、図1の半導体装置の他に、図6～図11の半導体装置を多段化してもよい。また、図1、図6～図11の半導体装置のいくつかを組み合わせて多段化してもよい。

【0043】この実施の形態の半導体装置によれば、多段化することで実装面積を小さくできかつ大容量化が可能である。

【0044】実施の形態9、図13は本発明の実施の形態9による半導体装置を示す断面図であり、図1の半導体装置を多段に積み重ねて基板に実装した場合を示している。図12において、10は基板、11は半導体装置を接続するリードフレーム、その他の符号は図1中の符号に対応している。

【0045】次に図13の半導体装置の構成について説明する。図13に示すように複数の図1の半導体装置を、それぞれの外部リード4b同士をリードフレーム11によって物理的、電気的に接続することで、半導体装置を上下に重ねて、多段化した構成である。なお、図1の半導体装置の他に、図6～図11の半導体装置を多段化してもよい。また、図1、図6～図11の半導体装置のいくつかを組み合わせて多段化してもよい。

【0046】この実施の形態の半導体装置によれば、多段化することで実装面積を小さくできかつ大容量化が可能である。また、リードフレーム11で接続することで多段時の半導体装置の位置ずれを抑えることができる。

【0047】この発明の半導体装置を多段に積み重ねる場合の接続のためのハンダ供給方法としては、図14に示すようなハンダを供給するためのディスペンサー12を用いたディスペンス法、図15に示すようなスキージ13aによってハンダ13bをマスク13cを介して供給するスクリーン印刷法、図16に示すような外部との接続部にハンダのメッキ14を形成するめっき法を使用することができる。

【0048】また、実施の形態8、9のように、半導体装置を多段化する場合、物理的に同じ位置に配置されている外部リード同士が物理的かつ電気的に接続される。しかし、外部リードによっては、電気的に接続してはならない場合がある（そのような外部リードを4e、4fとする）。そのような場合を防ぐ実施の形態1～実施の形態7の半導体装置の変形例を図17に示す。なお、図17は図示しないモールド樹脂の表面から見た図であり、半導体装置100、101は実施の形態1～実施7の形態のいずれかの半導体装置に相当する。半導体装置100のダミーリード（ダミー端子）4gは、実施の形態1～7において説明した外部リード14bの形状と主として同様であるが、ICチップ1aと電気的に接続されていない。半導体装置101のダミーリード（ダミー端子）4hも同様である。半導体装置100の表面と半導体装置101の裏面とを対向して多段化すると、ダミ

ーリード4gと外部リード4f、外部リード4eとダミーリード4hがそれぞれ物理的に接続される。従って、外部リード4e、4fは電気的に接続されない。

【0049】

【発明の効果】本発明請求項1によると、接続板の他方主面がパッケージ本体から露出していることで放熱性を向上することができるという効果を奏す。

【0050】本発明請求項2によると、接続板と外部端子の外部に接続される接続部とを同一平面上に形成したことで半導体装置の薄型化が実現でき、外部端子が接続板の他方主面と同一平面から、該他方主面と反対側のパッケージ本体の表面側まで形成されているため、半導体装置の多段化が可能であるという効果を奏す。

【0051】本発明請求項3によると、パッケージ本体の外側方向に外部端子が曲がることを防止できかつ外部端子の外部との接続部に接続部材を供給する際に通常のスクリーン印刷法が適用できるという効果を奏す。

【0052】本発明請求項4によると、接続板と外部端子との隙間への外部の基板等と接続する際の接続部材の流れ込みを防止することができるという効果を奏す。

【0053】本発明請求項5によると、外部端子に外部の基板等との接続を行うための接続部材を形成したことで実装時に接続部材を供給することなく外部の基板等との接続が可能であるという効果を奏す。

【0054】本発明請求項6によると、外部端子は、外部との接続部に凸部を有することで、実装時の半導体装置ずれを吸収できかつ実装時十分な接続部材の接続性を得ることが可能であるという効果を奏す。

【0055】本発明請求項7によると、凸部をスタッガーに配置したことで、一方の外部端子の凸部と他方の隣接する外部端子との距離が広くなり、ハンダのブリッジを改善できるという効果を奏す。

【0056】本発明請求項8によると、ダミー端子を有する請求項2記載の半導体装置を多段化した場合に、本来、接続してはいけない外部端子同士の電気的接続を防止できるという効果を奏す。

【0057】本発明請求項9によると、請求項2記載の半導体装置を複数重ねて、多段化することで実装面積を小さくできかつ高密度実装および大容量化が可能であるという効果を奏す。

【0058】本発明請求項10によると、フレームで接続することで多段時の半導体装置の位置ずれを抑えることができるという効果を奏す。

【0059】本発明請求項11によると、請求項2記載の半導体装置を得ることができるという効果を奏す。

【図面の簡単な説明】

【図1】 本発明の実施の形態1による半導体装置の断面図である。

【図2】 本発明の実施の形態1による半導体装置の製造方法を示す図である。

【図3】 本発明の実施の形態1による半導体装置の製造方法を示す図である。

【図4】 本発明の実施の形態1による半導体装置の製造方法を示す図である。

【図5】 本発明の実施の形態1による半導体装置の製造方法を示す図である。

【図6】 本発明の実施の形態2による半導体装置の断面図である。

【図7】 本発明の実施の形態3による半導体装置の断面図である。

【図8】 本発明の実施の形態4による半導体装置の断面図である。

【図9】 本発明の実施の形態5による半導体装置の断面図である。

【図10】 本発明の実施の形態6による半導体装置の断面図および基板等との外部接続を行う外部リードの接続部の拡大図である。

【図11】 本発明の実施の形態7による半導体装置の断面図および基板等との外部接続を行う外部リードの接続部の拡大図である。

【図12】 本発明の実施の形態8による半導体装置の多段実装時の断面図である。

【図13】 本発明の実施の形態9による半導体装置の多段実装時の断面図である。

【図14】 本発明の半導体装置の多段実装時の半導体装置へのディスペンス法によるハンダ供給法を示す図である。

【図15】 本発明の半導体装置の多段実装時の半導体装置へのスクリーン印刷法によるハンダ供給法を示す図である。

【図16】 本発明の半導体装置の多段実装時の半導体装置へのめっき法によるハンダ供給法を示す図である。

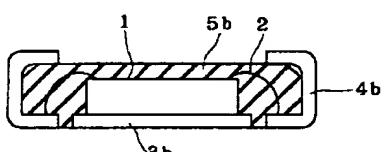
【図17】 本発明の半導体装置のダミーリードを説明するための平面図である。

【図18】 従来の半導体装置の断面図である。

【符号の説明】

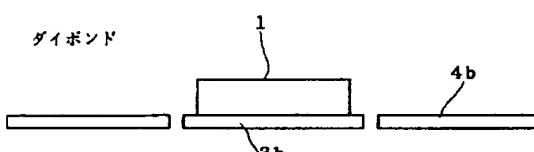
1, 1a, 1b ICチップ、2 ワイヤー、3 ダイパッド、4b, 4e, 4f 外部リード、4c, 4d 凸部、4g, 4h ダミーリード、5, 6 モールド樹脂、7 ソルダーレジスト、8 ハンダボール、9 ハンダ、10 基板、11 リードフレーム、12 ディスペンサー、13a スキージ、13bハンダ、13c マスク、14 メッキ、100, 101 半導体装置。

【図1】

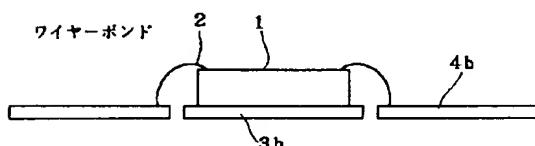


1 : ICチップ 2 : ワイヤー 3 b : ダイパッド
4 b : 外部リード 5 b : モールド樹脂

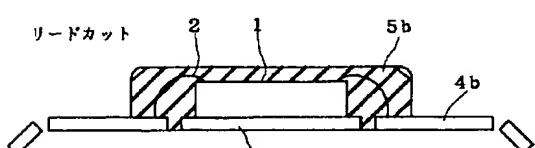
【図2】



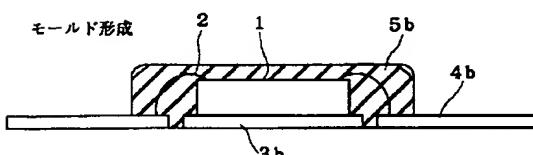
【図3】



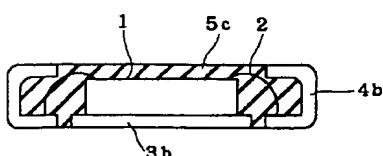
【図5】



【図4】

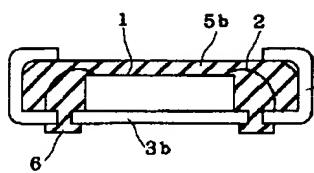


【図6】



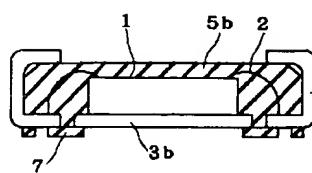
5 c : モールド樹脂

【図7】



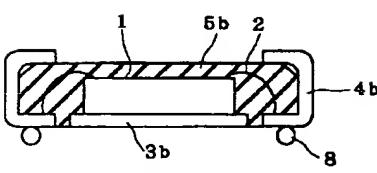
6: モールド槽

【図8】



7: ソルダーレジスト

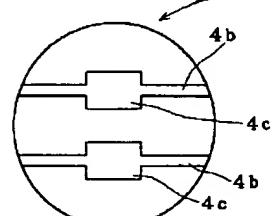
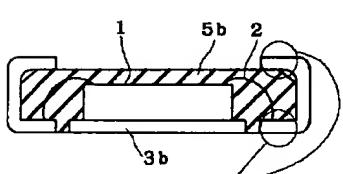
【図9】



8: ハンドボール

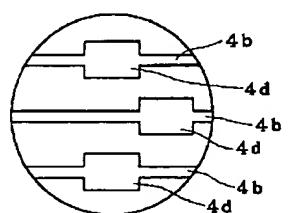
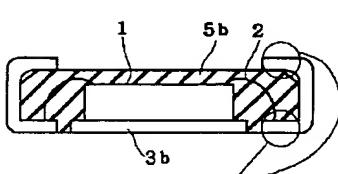
6: モールド槽

【図10】



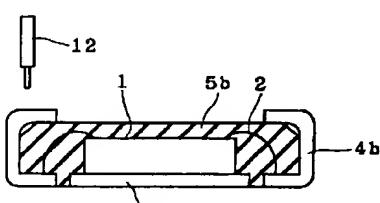
4 c : 凸部

【図11】



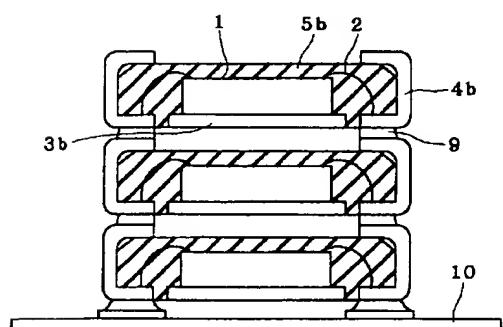
4 d : 凸部

【図14】



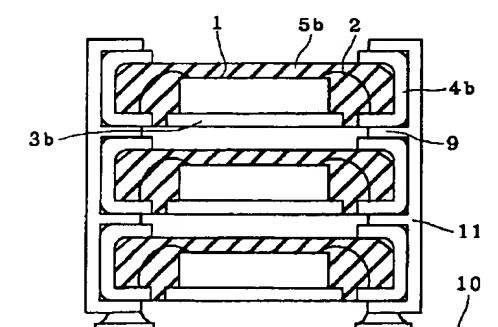
12: ディスペンサー

【図12】



9: ハンド

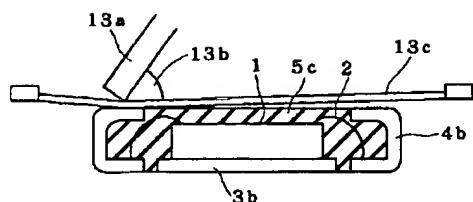
【図13】



11: リードフレーム

10: 基板

【図15】

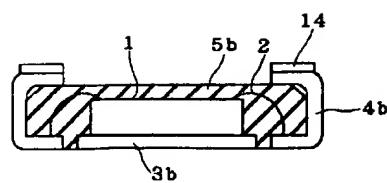


13a : スキージ

13b : ハンダ

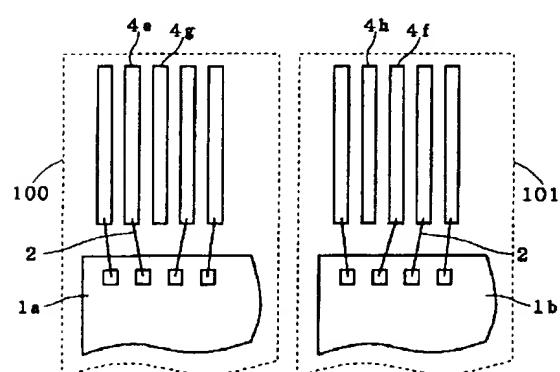
13c : マスク

【図16】



14 : メッキ

【図17】

4e, 4f : 外部リード
1a, 1b : ICチップ4g, 4h : ダミーリード
100, 101 : 半導体装置

【図18】

